

**ГОО ВПО Российско-Армянский (Славянский)
университет**

Утверждено
Директор Института математики и информатики



Арамян Р.Г.

«21» мая 2025, протокол №9.1

УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС ДИСЦИПЛИНЫ

Наименование дисциплины: Проектирование аппаратных и программных систем цифровой обработки сигналов

Автор: Киракосян Лилиа Айковна

Направление подготовки: 01.04.02 Прикладная математика и информатика
Наименование образовательной программы: Интеллектуальные системы и робототехника

1. АННОТАЦИЯ

1.1. Краткое описание содержания данной дисциплины;

Курс посвящён изучению основ проектирования цифровых устройств на базе FPGA. В рамках дисциплины рассматриваются архитектуры FPGA и ASIC, основы цифровой логики, элементы памяти, принципы работы с SystemVerilog и средствами разработки (например, Quartus). Студенты учатся создавать и реализовывать проекты на FPGA — от простых логических схем до сложных приложений, включая графику и обработку звука.

1.2. Трудоемкость в академических кредитах и часах, формы итогового контроля (экзамен/зачет);

Виды учебной работы	Всего, в акад. часах
Общая трудоемкость изучения курса	108
Аудиторные занятия, в т. ч.:	64
Лекции	32
Практические занятия	32
Самостоятельная работа	31
Итоговый контроль	Зачет

1.3. Взаимосвязь дисциплины с другими дисциплинами учебного плана специальности (направления)

Дисциплина «Проектирование аппаратных и программных систем» тесно связана с рядом других дисциплин учебного плана,

- Математическая логика и дискретная математика
- Программирование
- Цифровая обработка сигналов
- Робототехника

1.4. Результаты освоения программы дисциплины:

Код компетенции	Наименование компетенции	Код индикатора достижения компетенций	Наименование индикатора достижений компетенций
ПК-7	способностью разрабатывать и оптимизировать бизнес-планы научно-прикладных проектов	1	Знает основные критерии эффективности и качества функционирования системы
		2	Умеет руководить выполнением коллективной деятельностью
		3	Владеет методами постановки задачи, проведением эксперимента работоспособности системы
ПК-13	способностью осознавать корпоративную политику в области повышения социальной ответственности бизнеса перед обществом, принимать участие в ее развитии	1	Исследует архитектуру информационных систем предприятий и организаций
		2	Владеет методами оценки экономической эффективности и качества
		3	Способен к управлению надежностью и информационной безопасностью

2. УЧЕБНАЯ ПРОГРАММА

2.1. Цели и задачи дисциплины

2.2. Трудоемкость дисциплины и виды учебной работы (в академических часах и зачетных единицах) *(удалить строки, которые не будут применены в рамках дисциплины)*

Виды учебной работы	Всего, в	Распределение по семестрам
---------------------	----------	----------------------------

	акад. часах	<u>1</u> сем
1	2	3
1. Общая трудоемкость изучения дисциплины по семестрам, в т. ч.:	48	
1.1. Аудиторные занятия, в т. ч.:	32	
1.1.1. Лекции	28	
1.1.2. Практические занятия, в т. ч.	32	
1.1.3. Лабораторные работы		
1.1.4. Другие виды (указать)		
1.2. Самостоятельная работа, в т. ч.:	4	
1.2.1. Подготовка к экзаменам		
1.2.2. Другие виды самостоятельной работы, в т.ч. (подготовка к практикам, работа с учебной литературой, базовая работа с SDR)	4	
1.3. Другие методы и формы занятий		
Итоговый контроль (Экзамен, Зачет, диф. зачет - указать)	зачет	

2.3. Содержание дисциплины

2.3.1. Тематический план и трудоемкость аудиторных занятий (модули, разделы дисциплины и виды занятий) по рабочему учебному плану

Разделы и темы дисциплины	Всего (ак. часов)	Лекции (ак. часов)	Практ. Занятия (ак. часов)	Семинары (ак. часов)	Лабор. (ак. часов)
1	2=3+4+5+6 +7	3	4	5	6
Тема 1. Введение в FPGA и ASIC. Основы логических схем и элементов. Триггеры SR и D	17	7	10		
Тема .2. Язык SystemVerilog. Синтаксис, структура, инструменты разработки	7	3	4		
Тема 3. Реализация базовых логических схем (AND, OR, NOT, XOR, MUX)	8	4	4		
Тема 4. Работа с семисегментным индикатором	8	4	4		
Тема 5. Счётчики, регистры сдвига, индикаторы	8	4	4		
Тема 6. Графика	8	4	4		
Тема 7. Игровые и музыкальные проекты на FPGA	8	4	4		
ИТОГО	64	32	32		

2.3.2. Краткое содержание разделов дисциплины в виде тематического плана

Тема 1. Тема 1. Введение в FPGA и ASIC. Основы логических схем и элементов.

Триггеры SR и D

В рамках темы рассматриваются основные принципы построения и применения FPGA (Field Programmable Gate Array) и ASIC (Application Specific Integrated Circuit), их отличия, преимущества и недостатки. Изучаются основы логики: транзисторы, логические элементы, логические элементы памяти (SR-лавочки и D-триггеры), их роль в цифровых схемах и принципы функционирования.

Рассматривается структура типичных логических блоков FPGA и основные подходы к проектированию.

Литература:

1. D.M. Harris, S.L. Harris. *Digital Design and Computer Architecture*, 2nd Edition.
2. Учебные материалы преподавателя.

Тема 2. Язык SystemVerilog. Синтаксис, структура, инструменты разработки

Изучение языка описания аппаратуры SystemVerilog: базовые конструкции, синтаксис, структура кода, подходы к моделированию цифровых схем. Рассматривается использование специализированного программного обеспечения (например, Quartus Prime) для написания, моделирования, синтеза и отладки кода на SystemVerilog.

Литература:

1. Harris, S.L. Harris. *Digital Design and Computer Architecture*, 2nd Edition.
2. Документация по ПО

Тема 3. Реализация базовых логических схем (AND, OR, NOT, XOR, MUX)

В данной теме рассматриваются методы проектирования базовых логических схем и мультиплексоров с использованием SystemVerilog. Выполняется написание кода, моделирование и синтез простейших схем: элементов И, ИЛИ, НЕ, ИСКЛЮЧАЮЩЕЕ ИЛИ, мультиплексора.

Рассматривается принцип их интеграции в более сложные схемы.

Литература:

1. D.M. Harris, S.L. Harris. *Digital Design and Computer Architecture*, 2nd Edition.

Тема 4. Работа с семисегментным индикатором

Изучение принципов подключения и управления семисегментным индикатором средствами FPGA. Реализация драйвера для отображения цифр на основе SystemVerilog. Практика с назначением выводов (pin planning) и выводом информации на индикатор.

Тема 5. Счётчики, регистры сдвига, индикаторы

Рассматриваются принципы проектирования счётчиков и регистров сдвига. Студенты реализуют комбинации регистров сдвига, счётчиков и семисегментных индикаторов для отображения данных. Акцент на практическое применение на плате FPGA.

Тема 6. Графика

В теме рассматриваются основы вывода графических примитивов (прямоугольник, эллипс, парабола) на дисплей с помощью FPGA. Реализуются алгоритмы генерации графики и управления её перемещением с использованием кнопок и тактового сигнала.

Тема 7. Игровые и музыкальные проекты на FPGA

Изучение принципов построения игровых и музыкальных приложений на базе FPGA. Работа с микрофонами и аудиочастотными датчиками. Проектирование схем для распознавания частоты, синтеза звука и воспроизведения мелодий. Выполняются финальные проекты на основе всех изученных тем.

2.3.3. Краткое содержание семинарских/практических занятий/лабораторного практикума

Практические занятия и лабораторный практикум проводятся в форме:

- индивидуальной и групповой работы студентов на компьютерах с использованием специализированного программного обеспечения для проектирования цифровых устройств (Quartus Prime, ModelSim);
- выполнения заданий с использованием FPGA-плат;
- проектирования и синтеза цифровых схем с последующей проверкой их функционирования на аппаратных платах;
- пошаговой отладки проектов с применением встроенных средств анализа.

Формы проведения:

- практическое выполнение лабораторных заданий с разработкой кода на SystemVerilog;
- загрузка схем на FPGA-плату и проведение экспериментов;
- обсуждение и разбор результатов выполнения лабораторных работ;

2.3.4. Материально-техническое обеспечение дисциплины

Для освоения дисциплины используются следующие материально-технические средства:

- компьютерный класс, оснащённый персональными компьютерами с предустановленным ПО (Quartus Prime, ModelSim, другие инструменты FPGA-разработки);
FPGA-платы, например:
 - DE10-Lite (Altera Cyclone IV);
 - Terasic;
- цифровые лабораторные модули (семисегментные индикаторы, кнопки, микрофоны, дисплеи);
- мультиметры, паяльные станции (при необходимости);
- интернет-доступ для поиска справочной информации и скачивания необходимых библиотек и IP-ядер;
- проектор или интерактивная панель для демонстрации материалов на занятиях.

2.4. Модульная структура дисциплины с распределением весов по формам контролей

Формы контролей	Вес формы (форм) текущего контроля в результирующей оценке текущего контроля (по модулям)		Вес формы промежуточного контроля в итоговой оценке промежуточного контроля		Вес итоговой оценки промежуточного контроля в результирующей оценке промежуточных контролей		Вес итоговой оценки промежуточного контроля в результирующей оценке промежуточных контролей (семестровой оценке)	Весы результирующей оценки промежуточных контролей и оценки итогового контроля в результирующей оценке итогового контроля
	M1 ¹	M2	M1	M2	M1	M2		
Вид учебной работы/контроля	M1 ¹	M2	M1	M2	M1	M2		
Контрольная работа <i>(при наличии)</i>								
Устный опрос <i>(при наличии)</i>								
Тест <i>(при наличии)</i>								
Лабораторные работы <i>(при наличии)</i>								
Письменные домашние задания <i>(при наличии)</i>								
Реферат <i>(при наличии)</i>								
Эссе <i>(при наличии)</i>								
Проект <i>(при наличии)</i>								
<i>Другие формы (при наличии)</i>								
Весы результирующих оценок текущих контролей в итоговых оценках промежуточных контролей					0.4			
Весы оценок промежуточных контролей в итоговых оценках промежуточных контролей					0.6			
Вес итоговой оценки 1-го промежуточного контроля в результирующей оценке промежуточных контролей								

¹ Учебный Модуль

Вес итоговой оценки 2-го промежуточного контроля в результирующей оценке промежуточных контролей								
Вес результирующей оценки промежуточных контролей в результирующей оценке итогового контроля								0.4
Вес итогового контроля (Экзамен/зачет) в результирующей оценке итогового контроля								0.6
	$\Sigma = 1$							

3. Теоретический блок

3.1. Материалы по теоретической части курса

3.1.1. Учебник(и);

David M. Harris, Sarah L. Harris. *Digital Design and Computer Architecture*.

3.1.2. Учебное(ые) пособие(я);

Методические указания по выполнению практических работ, подготовленные преподавателем.

3.1.3. Курс лекций;

Авторский курс лекций по дисциплине «Проектирование аппаратных и программных систем».

3.1.4. Краткие конспекты лекций;

3.1.5. Электронные материалы (электронные учебники, учебные пособия, курсы и краткие конспекты лекций, презентации РРТ и т.п.);

— Электронные версии учебников и учебных пособий;

— Презентации (РРТ) по темам курса;

— Электронные конспекты лекций;

— Видеоматериалы (при наличии);

— Документация на используемые FPGA-платы

3.1.6. Глоссарий/терминологический словарь;

3.1.7. др. варианты материалов, необходимых для освоения учебной программы дисциплины.

— GitHub-репозиторий с примерами проектов и кодом:
<https://github.com/yuri-panchul/basics-graphics-music>

4. Фонды оценочных средств

В рамках дисциплины основным видом контроля знаний студентов является выполнение итогового проекта.

Материалы для оценки знаний:

- Планы практических занятий и лабораторных практикумов, содержащие пошаговые инструкции и задания, необходимые для подготовки к выполнению итогового проекта,
- Учебно-методические пособия и практические руководства по работе с FPGA, SystemVerilog и средой разработки Quartus Prime.
- GitHub-репозиторий с примерами проектов:
<https://github.com/yuri-panchul/basics-graphics-music> — используется как основа для разработки графических и музыкальных проектов.

Итоговый проект:

Каждый студент выполняет индивидуальный или групповой проект, связанный с разработкой графического или музыкального приложения на FPGA-плате. В рамках проекта студент обязан:

- разработать и описать архитектуру цифровой схемы;
- код на SystemVerilog;
- провести синтез, компиляцию и загрузку проекта на FPGA-плату;
- подготовить краткий отчёт по проекту с пояснением структуры и работы схемы;
- защитить проект, продемонстрировав его работоспособность.

5. Методический блок

5.1. Методика преподавания

Преподавание дисциплины «Проектирование аппаратных и программных систем» основано на сочетании теоретических лекций и практико-ориентированного обучения. Основное внимание уделяется формированию практических навыков проектирования цифровых устройств на базе FPGA с использованием языка SystemVerilog и специализированного ПО.

Курс реализуется в формате:

- теоретических лекций с использованием презентаций и демонстрации практических примеров;
- практических занятий в компьютерном классе с пошаговым разбором заданий;
- выполнения лабораторных работ с использованием FPGA-плат и специализированных средств разработки (Quartus Prime, ModelSim и др.);
- выполнения индивидуального проектного задания (итогового проекта).

Акцент делается на активную работу студентов с примерами кода, самостоятельную отладку и синтез цифровых схем, а также на использование внешних электронных ресурсов (например, GitHub-репозитория с проектами).