Межгосударственная организация высшего образования
«Российско-Армянский университет»

Утверждено
Директор Института
Агароняи А.К.
«19» июня 2026 г., протокол № 10
Утвержден Ученым Советом ИМФВТ

УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС ДИСЦИПЛИНЫ

Наименование дисциплины: Б1.В.03 «Проектирование узлов ввода-вывода ИС»

Автор **Экимян Арсен Робертович, к.*.н., ст. препод.***
Ф.И.О, ученое звание (при наличии), ученая степень (при наличии)

Направление подготовки: 11.04.04 «Электроника и наноэлектроника»
Наименование образовательной программы: «Микроэлектронные схемы и системы»

Согласовано:

Зав. Кафедрой Микроэлектронных схем и систем

Меликян В.Ш.



(подпись)

1. АННОТАЦИЯ

1.1. Краткое описание содержания данной дисциплины;

Изучение принципов построения входных/выходных узлов ИС: цифровые, аналоговые и смешанные сигналы.Освоение методов проектирования I/O-узлов с учётом требований к скорости, напряжению, мощности, помехозащите и согласованию с РСВ.

1.2. Трудоемкость: 5 кр., 180ч.-32ч. лек., 16ч. прак.зан., 82 СР.,50ч. экзамен

1.3. Взаимосвязь дисциплины с другими дисциплинами учебного плана специальности (направления)

Дисциплина «Проектирование узлов ввода/вывода интегральных схем» тесно взаимосвязан с такими дисциплинами учебного плана, как «Моделирование и оптимизация межсоединений интегральных схем», «Программные инструментальные средства автоматизированного проектирования интегральных схем», «Проектирование и технология электронной компонентной базы».

1.4. Результаты освоения программы дисциплины:

Код компетенции *(в соответствии рабочим с учебным планом)*	**Наименование компетенции** *(в соответствии рабочим с учебным планом)*	**Код индикатора достижения компетенций** *(в соответствии рабочим с учебным планом)*	**Наименование индикатора достижений компетенций***(в соответствии рабочим с учебным планом)*
ПК-3	Способен синтезовать логические схемы в базисе выбранной технологической библиотеки на основе заданных временных и физических ограничений с использованием средств автоматизированного проектирования	ПК-3.1	Знает методы разработки по операционного маршрута изготовления наноэлектронных изделий в составе проектной группы
		ПК-3.2	Умеет разрабатывать и проводить экспериментальную проверку технологических процессных блоков (микро-маршруты), объединять их в общий маршрут изготовления наноэлектронных изделий
		ПК-3.3	Владеет навыками планирования, контроля монтажа и запуска нового оборудования

2. УЧЕБНАЯ ПРОГРАММА

2.1. Цели и задачи дисциплины

Целью изучения дисциплины является обучение основ проектирования и моделирования узлов ввода/вывода интегральных схем.

2.2. Трудоемкость дисциплины и виды учебной работы (в академических часах и зачетных единицах) ***(удалить строки, которые не будут применены в рамках дисциплины)***

Виды учебной работы	**Всего, в акад. часах**	**Распределение по семестрам**					
		III сем	**___ сем**	**___ сем**	**___ сем.**	**___ сем**	**____ сем.**
1	**2**	**3**	**4**	**5**	**6**	**7**	**8**
1. Общая трудоемкость изучения дисциплины по семестрам, в т. ч.:	**180/5 к.**						
1.1. Аудиторные занятия, в т. ч.:	**48**						
1.1.1. Лекции	**32**						
1.1.2. Практические занятия, в т. ч.	**16**						
1.2. Самостоятельная работа, в т. ч.:	**82**						
Итоговый контроль (Экзамен, Зачет, диф. зачет - указать)	**Экзамен 50**						

2.3. Содержание дисциплины

2.3.1. Тематический план и трудоемкость аудиторных занятий (модули, разделы дисциплины и виды занятий) по рабочему учебному плану

Разделы и темы дисциплины	**Всего (ак. часов)**	**Лекции(ак. часов)**	**Прак. (ак. часов)**
1	**2**	**3**	**4**
Модуль 1.			
Тема 1.1. Отражение электрических сигналов в длинной линии	**4**	**2**	**2**

Тема 1.2. Корпусирование ИС. Технология, плюсы и минусы WireBond и Fip-Chip	**6**	**4**	**2**
Тема 1.3. Электростатический разряд (ЭСР) в ИС. Модели ЭСР и тестирование схем зашиты	**6**	**4**	**2**
Тема 1.4. Стандартные узлы ввода/вывода	**6**	**4**	**2**
Модуль 2.			
Тема 2.1. Узлы вывода. Основная конструкция, параметры и требования передатчиков	**4**	**2**	**2**
Тема 2.2. Преобразователи уровня напряжения от низкого-высокое	**6**	**4**	**2**
Тема 2.3. Выходной буфер и другие функциональные блоки передатчиков	**4**	**2**	**2**
Тема 2.4. Узлы ввода. Основная конструкция, параметры и требования приемников	**6**	**4**	**2**
Тема 2.5. Триггер Шмитта. Преобразователи уровня напряжения от высокого-низкое	**6**	**4**	**2**
ИТОГО	**48**	**32**	**16**

2.3.2. Содержание разделов и тем дисциплины

Модуль 1

Тема 1.1. Отражение электрических сигналов в длинной линии.

Тема 1.2. Корпусирование ИС. Технология, плюсы и минусы WireBond и Fip-Chip корпусов.

Тема 1.3. Электростатический разряд (ЭСР) в ИС. Модели ЭСР и тестирование схем зашиты. Типы и принцип работы схем ЭСР зашиты.

Тема 1.4. Стандартные узлы ввода/вывода.

Модуль 2

Тема 2.1. Узлы вывода. Основная конструкция, параметры и требования передатчиков.

Тема 2.2. Преобразователи уровня напряжения от низкого-высокое. Основные схемы, принцип работы и параметры.

Тема 2.3. Выходной буфер и другие функциональные блоки передатчиков.

Тема 2.4. Узлы ввода. Основная конструкция, параметры и требования приемников.

Тема 2.5.Триггер Шмитта. Преобразователи уровня напряжения от высокого-низкое. Основные схемы, принцип работы и параметры.

2.3.3. Краткое содержание семинарских/практических занятий/лабораторного практикума

- **SPICE-симуляция I/O-узлов**: анализ входного сопротивления, токов утечки, переходных процессов.
- **Проектирование I/O на HDL** (VHDL/Verilog): топологии выводов, разработка тестбенчей, симуляция прием-передачи.
- **Верификация сигналов**: timings, логика согласования уровней, паразитныесоединения

2.3.4. Материально-техническое обеспечение дисциплины

Компьютерная аудитория для проведения практических занятий по предмету “Проектирование узлов ввода/вывода” обеспечена персональными компьютерами с установленным на них необходимым пакетом программных инструментариев компании Synopsys. Необходимая учебно-методическая литература доступна в библиотеке учебного департамента.

2.5.Распределение весов по модулям и формам контроля

	Вес формы текущего контроля в результирующей оценке текущего контроля			Вес формы промежуточного контроля и результирующей оценки текущего контроля в итоговой оценке промежуточного контроля			Вес итоговых оценок промежуточных контролей в результирующей оценке промежуточного контроля	Вес оценки результирующей оценки промежуточных контролей и оценки итогового контроля в результирующей оценке итогового контроля
Вид учебной работы/контроля	**М1**	**М2**	**М3**	**М1**	**М2**	**М3**		
Контрольная работа		1	1		1	1		
Лабораторные работы								
Устный опрос								
Вес результирующей оценки текущего контроля в итоговых оценках промежуточных контролей								
Вес итоговой оценки 1-го промежуточного контроля в результирующей оценке промежуточных контролей								
Вес итоговой оценки 2-го промежуточного контроля в результирующей оценке промежуточных контролей							0.5	
Вес итоговой оценки 3-го промежуточного контроля в результирующей оценке промежуточных контролей т.д.							0.5	
Вес результирующей оценки промежуточных контролей в результирующей оценке итогового контроля								0.5
Экзамен(оценка итогового контроля)								0.5
			∑ = 1			**∑ = 1**	**∑ = 1**	**∑ = 1**

3. Теоретический блок

3.1. Материалы по теоретической части курса

3.1.1. Учебники

1. R. Baker "CMOS Circuit Design, Layout and Simulation", 3rd edition, 2010
2. D. Derickson, M. Muller "Digital Communications Test and Measurement: High-Speed Physical Layer Characterization", Prentice Hall, 1 edition, 2012
3. S. Voldman "ESD Basics: From Semiconductor Manufacturing to Product Use", Wiley, 1 edition, 2012
4. A. Moscovici "High Speed A/D Converters: Understanding Data Converters Through SPICE", Springer, 2013

4. Практический блок

Во время проведения практических занятий используются следующие программные инструментарии: Custem Designer, HSPICE, PrimePower, ICC,StarRC,Hercules, PrimeTime SI, Milkyway, Formality ESP.

Планы практических занятий

1. Изучение явления отражения электрических сигналов в длинной линии
2. Проектирование и изучение преобразователя уровня напряжения от низкого-высокое
3. Изучение выходного буфера узлов вывода
4. Проектирование и изучение триггера Шмитта
5. Проектирование и изучение преобразователя уровня напряжения от высокого-низкое

5. Материалы по оценке и контролю знаний

Перечень экзаменационных вопросов

1. Корпусирование ИС
2. Схемы сдвига уровня напряжения
3. Модели схем защиты от ЭСР
4. Структура диодной защиты от электростатического разряда (ЭСР)
5. Структура транзисторной защиты от ЭСР
6. Отражение электрических сигналов в длинной линии

7. Триггер Шмитта
8. Цифровые приемники
9. Цифровые передатчики
10. Выходной буфер передатчика