Межгосударственная образовательная организация высшего образования «Российско-Армянский университет»

Утверждено
Директор Института
Агаронян А.К. _____
«19» июня 2026 г., протокол № 10
Утвержден Ученым Советом ИМФВТ

УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС ДИСЦИПЛИНЫ

Наименование дисциплины: Б1.В.02 «Проектирование аппаратных систем»

Автор ***Макарян Г. А.***
Ф.И.О, ученое звание (при наличии), ученая степень (при наличии)

Направление: 11.04.02 Инфокоммуникационные технологии и системы связи

Наименование образовательной программы: Беспроводные коммуникации и сенсоры

Согласовано:

Заведующий Базовой кафедрой Телекоммуникаций
Сиволенко Э. Р.
_____
(подпись)

1. АННОТАЦИЯ

1.1. Дисциплина «Проектирование аппаратных систем» предназначена для углубления знаний магистров в области профессиональной деятельности. Основное внимание при прохождении дисциплины уделяется методам анализа и синтеза цифровых систем, а также формированию у студентов компетенций для изучения последующих радиотехнических дисциплин и практической работы инженера, и формирование базового комплекса знаний, необходимого для понимания принципов функционирования сложных цифровых систем.

Аббревиатуры
AXI - Advanced eXtensible Interface (Передовой расширяемый интерфейс)
HDL - Hardware description language (Язык описания аппаратуры)
HLS - High-level synthesis (Синтез высокого уровня)
IDE - Integrated development environment (интегрированная среда разработки)
IP - Intellectual property (Интеллектуальная собственность ИС)
PL - Programmable Logic (Программируемая логика)
PS - Processing System (Система обработки)
SDK - software development kit (комплект для разработки программного обеспечения)
SoC - System on a chip (Система на кристалле)

Код компетенции *(в соответствии рабочим с учебным планом)*	**Наименование компетенции** *(в соответствии рабочим с учебным планом)*	**Код индикатора достижения компетенций** *(в соответствии рабочим с учебным планом)*	**Наименование индикатора достижений компетенций***(в соответствии рабочим с учебным планом)*
УК-2	***Наименование универсальной компетенции (в соответствии с ФГОС)*** ***Способен управлять проектом на всех этапах его жизненного цикла***	***УК-2.1*** ***УК-2.2***	***Знает*** этапы жизненного цикла проекта, этапы разработки и реализации проекта, методы разработки и управления проектами. ***Умеет*** разрабатывать проект с учетом анализа альтернативных вариантов его реализации, определять целевые этапы, основные направления работ, объяснить цели и сформулировать задачи, связанные с подготовкой и реализацией проекта и управлять проектом на всех этапах его жизненного цикла..

		УК-2.3	***Владеет*** методиками разработки и управления проектом, методами оценки потребности в ресурсах и эффективности проекта.
ПК-7	***Способен к выполнению работ по обеспечению функционирования телекоммуникационного оборудования корпоративных сетей с учетом требований информационной безопасности.***	***ПК-7.1*** ***ПК-7.2*** ***ПК-7.3***	**Знает** основы сетевых технологий, стандарты и методы защищенной передачи данных в корпоративных сетях современные технологии и стандарты администрирования телекоммуникационных корпоративных сетей. **Умеет** поддерживать актуальность сетевой инфраструктуры, использовать средства диагностики и мониторинга оборудования. **Владеет** навыками администрирования системного и сетевого программного обеспечения, навыками защиты баз данных от несанкционированного доступа.

2. УЧЕБНАЯ ПРОГРАММА

2.1. Цели и задачи дисциплины: изучить тактико-технические параметры, принцип построения и структуру цифровых систем; уметь формулировать требования к устройствам, входящим в систему; производить оценку эффективности выбранных технических решений.

2.2. Трудоемкость дисциплины и виды учебной работы (в академических часах и зачетных единицах) ***(удалить строки, которые не будут применены в рамках дисциплины)***

Виды учебной работы	**Всего, в акад. часах**	**Распределение по семестрам**					
		__I_ сем	**__II_ сем**	**_III сем**	**_IV сем.**	**___ сем**	**____ сем.**
1	**2**	**3**	**4**	**5**	**6**	**7**	**8**
1.Общая трудоемкость изучения	**216**		**108**	**108**			

дисциплины по семестрам, в т. ч.:							
1.1. Аудиторные занятия, в т. ч.:	**96**		**48**	**48**			
1.1.1.Лекции	**32**		**16**	**16**			
1.1.2.Практические занятия, в т. ч.	**64**		**32**	**32**			
1.1.2.1. Обсуждение прикладных проектов							
1.1.2.2. Кейсы							
1.1.2.3. Деловые игры, тренинги							
1.1.2.4. Контрольные работы							
1.1.2.5. Другое (указать)							
1.1.3.Семинары							
1.1.4.Лабораторные работы	**64**		**32**	**32**			
1.1.5.Другие виды (указать)							
1.2. Самостоятельная работа, в т. ч.:	**75**		**60**	**15**			
1.2.1. Подготовка к экзаменам							
1.2.2. Другие виды самостоятельной работы, в т.ч. (указать)							
1.2.2.1.Письменные домашние задания							
1.2.2.2.Курсовые работы							
1.2.2.3.Эссе и рефераты							
1.2.2.4.Другое (указать)							
1.3. Консультации							
1.4. Другие методы и формы занятий							
Итоговый контроль (Экзамен, Зачет, диф. зачет - указать)	**Зачет Экзамен 45**		**зачет**	**45 экзамен**			

2.3. Содержание дисциплины

2.3.1. Тематический план и трудоемкость аудиторных занятий (модули, разделы дисциплины и виды занятий) по рабочему учебному плану

Разделы и темы дисциплины	**Всего (ак. часов)**	**Лекции (ак. часов)**	**Практ. Занятия (ак. часов)**	**Семинары (ак. часов)**	**Лабор. (ак. часов)**
1	**2=3+4+5+6+7**	**3**	**4**	**5**	**6**

Раздел 1 Первые разработки на Zynq	**22**	**8**	**16**		
Тема1. Создание первого проекта IP (ИС)-интегратора	**6**	**2**	**4**		
Тема2. Создание системы Zynq в Vivado	**8**	**3**	**6**		
Тема3. Создание программного приложения в SDK	**8**	**3**	**6**		
Раздел 2 Следующие шаги в разработке Zynq SoC	**26**	**8**	**16**		
Тема1Расширение базовой конструкции IP-интегратора	**6**	**2**	**4**		
Тема2 Создание системы Zynq с прерываниями в Vivado	**6**	**2**	**4**		
Тема3Создание программного приложения в SDK	**6**	**2**	**4**		
Тема4 Добавление дополнительного источника прерывания	**8**	**2**	**4**		
ИТОГО	**48**	**16**	**32**		
Раздел 3 Проектирование с Vivado HLS	**20**	**6**	**14**		
Тема1Создание проектов в Vivado HLS	**6**	**2**	**4**		
Тема2 Оптимизация дизайна в Vivado HLS	**6**	**2**	**4**		
Тема3 Синтез интерфейса	**8**	**2**	**6**		
Раздел 4 Создание IP (ИС)	**28**	**10**	**18**		
Тема 1 Создание IP в HDL	**10**	**2**	**8**		
Тема 2 Создание IP в Vivado HLS	**6**	**2**	**4**		
Тема3 Импорт IP в каталог IP	**4**	**2**	**2**		

Тема4 Аудио в Vivado IP Integrator	**4**	**2**	**2**		
Тема5 Создание аудиоприложения в SDK	**4**	**2**	**2**		
ИТОГО	**48**	**16**	**32**		
ИТОГО за весь курс	**96**	**32**	**64**		

2.3.2. Краткое содержание разделов дисциплины в виде тематического плана

Дисциплина состоит из четырёх разделов:

Раздел 1

- Первые разработки на Zynq
    - Создание первого проекта IP (ИС)-интегратора
    - Создание системы Zynq в Vivado
    - Создание программного приложения в SDK

Этот раздел изучает процесс создания проекта Zynq с использованием интегрированной среды разработки Vivado™ (IDE) и познакомит со средой IP Integrator для генерации простого проекта процессора Zynq, который будет реализован на плате разработки Zynq. Затем комплект разработки программного обеспечения (SDK) будет использован для создания простого программного приложения, которое будет работать на системе обработки ARM (PS) Zynq для управления оборудованием, реализованным в программируемой логике (PL).

Раздел 2

- Следующие шаги в разработке Zynq SoC
    - Расширение базовой конструкции IP-интегратора
    - Создание системы Zynq с прерываниями в Vivado
    - Создание программного приложения в SDK
    - Добавление дополнительного источника прерывания

Этот раздел изучает процесс создания проекта Zynq с использованием прерываний. Используя интегрированную среду разработки Vivado™ (IDE) и среду IP Integrator, будет сгенерирован простой проект процессора Zynq™, который будет реализован на плате разработки Zynq. Затем комплект разработки программного обеспечения (SDK) будет использован для создания простого программного приложения, которое будет работать на системе обработки ARM (PS) Zynq для управления оборудованием, реализованным в программируемой логике (PL). Этот раздел является продолжением предыдущего, расширяя навыки, полученные в нем.

Раздел 3

- Проектирование с Vivado HLS
    - Создание проектов в Vivado HLS
    - Оптимизация дизайна в Vivado HLS
    - Синтез интерфейса

В этом разделе представлено введение в синтез высокого уровня с использованием среды Vivado HLS. Рассмотрено создание проектов вручную через GUI и автоматически через скрипты. Затем рассмотрен процесс моделирования, синтеза и

анализа проекта Vivado HLS с оптимизацией проекта и сравнением решений по ходу дела

Раздел 4

- Создание IP (ИС)
    - Создание IP в HDL
    - Создание IP в Vivado HLS
    - Импорт IP в каталог IP Vivado
    - Аудио в Vivado IP Integrator
    - Создание аудиоприложения в SDK

Упражнения в этом разделе проведут через процесс создания пользовательских IP-модулей, совместимых с Vivado IP Integrator, из различных источников. Все созданные IP будут совместимы с поддерживаемым Xilinx интерфейсом AXI-Lite и будут подключены как подчиненные устройства при реализации в Vivado IP Integrator.

3. Модульная структура дисциплины с распределением весов по формам контролей

Формы контролей	**Веса форм текущих контролей в результирующих оценках текущих контролей**			**Веса форм промежуточных контролей в оценках промежуточных контролей**			**Веса оценок промежуточных контролей и результирующих оценок текущих контролей в итоговых оценках промежуточных контролей**			**Веса итоговых оценок промежуточных контролей в результирующей оценке промежуточных контролей**	**Веса результирующей оценки промежуточных контролей и оценки итогового контроля в результирующей оценке итогового контроля**
Вид учебной работы/контроля	**М1[1]**	**М2**	**М3**	**М1**	**М2**	**М3**	**М1**	**М2**	**М3**		
Контрольная работа					1	1					
Тест											
Курсовая работа											
Лабораторные работы		0.5	0,5								
Письменные домашние задания											
Реферат											
Эссе											
Практические занятия		0.5	0,5								
Другие формы (Указать)											
Веса результирующих оценок текущих контролей в итоговых оценках промежуточных контролей								0.4	0,4		
Веса оценок промежуточных контролей в итоговых оценках промежуточных контролей								0.6	0,6		
Вес итоговой оценки 1-го промежуточного контроля в результирующей оценке промежуточных контролей											
Вес итоговой оценки 2-го										0,5	

[1] Учебный Модуль

промежуточного контроля в результирующей оценке промежуточных контролей											
Вес итоговой оценки 3-го промежуточного контроля в результирующей оценке промежуточных контролей										0,5	
Вес результирующей оценки промежуточных контролей в результирующей оценке итогового контроля											0.4
Экзамен/зачет (оценка итогового контроля)											(Экзамен) 0.6
	∑ = 1	**∑ = 1**	**∑ = 1**	**∑ = 1**	**∑ = 1**	**∑ = 1**	**∑ = 1**	**∑ = 1**	**∑ = 1**	**∑ = 1**	**∑ = 1**

3.1.1. Материально-техническое обеспечение дисциплины

(Кратко представить перечень материально-технического оснащения, информационно-технических средств).

- Учебные методические пособия
- Вычислительная техника
- Проектор
- Слайдоскоп

4. Фонды оценочных средств *(указываются материалы, необходимые для проверки уровня знаний в соответствии с содержанием учебной программы дисциплины).*

Перечень экзаменационных вопросов

1. Как создаётся программные приложения в SDK
2. Как реализовать оптимизацию дизайна в Vivado HLS
3. Как создаётся IP в Vivado HLS
4. Как создаётся система Zynq в Vivado
5. Как расширяются базовые конструкции IP-интегратора
6. Как создаётся проект в Vivado HLS
7. Как создаётся программное приложения в SDK
8. Как создаётся IP в HDL
9. Как создаётся проект в IP(ИС) интеграторе
10. Как добавляется дополнительный источника прерывания
11. Как реализовать интез интерфейса
12. Как создаётся проект в IP(ИС) интеграторе
13. Как создаётся проект в IP(ИС) интеграторе
14. Как создаётся системы Zynq с прерываниями в Vivado
15. Как реализовать оптимизацию дизайна в Vivado HLS

16. Как создаётся проект в IP(ИС) интеграторе
17. Как создаётся проект в Vivado HLS
18. Как создаётся IP в Vivado HLS
19. Как добавляется дополнительный источника прерывания

ГОУ ВПО РОССИЙСКО–АРМЯНСКИЙ УНИВЕРСИТЕТ
Институт математики, физики и высоких технологий
Кафедра телекоммуникаций
11.04.02 Инфокоммуникационные технологии и системы связи
071301.00.7 Беспроводные коммуникации и сенсоры.

Проектирование аппаратных систем
Билет № 1.

20. Как создаётся системы Zynq в Vivado
21. Как создаётся программного приложения в SDK
22. Как реализовать оптимизацию дизайна в Vivado HLS
23. Как создаётся IP в Vivado HLS

Преподаватель *Макарян Г.А.*

Зав. кафедрой
Сиволенко Э.Р.

Дата

ГОУ ВПО РОССИЙСКО–АРМЯНСКИЙ УНИВЕРСИТЕТ
Институт математики, физики и высоких технологий
Кафедра телекоммуникаций
11.04.02 Инфокоммуникационные технологии и системы связи
071301.00.7 Беспроводные коммуникации и сенсоры.

Проектирование аппаратных систем
Билет №2.

1. Как создаётся системы Zynq в Vivado
2. Как создаётся системы Zynq с прерываниями в Vivado
3. Как реализовать оптимизацию дизайна в Vivado HLS
4. Как создаётся IP в HDL

Преподаватель *Макарян Г.А.*

Зав. кафедрой
Сиволенко Э.Р.

Дата

5. Теоретический блок

а)Основная литература:

1. Зюко А.Г., Кловский Д.Д., Назаров М.В., Финк Л.М. Теория передачи сигналов. - М.: Связь, 1980, 288 с.
2. Баскаков С.И. «Радиотехнические цепи и сигналы», «ВШ». – М.: 1988 – 448 с.
3. Андреев В.С. Теория нелинейных электрических цепей. - М.: Радио и связь, 1982.
4. Блейхут Р. Теория и практика кодов, контролирующих ошибки. -М.: Мир, 1986.-576с.
5. Гоноровский И.С. «Радиотехнические цепи и сигналы»: Учебник для вузов,-М.: Радио и связь, 1986.
6. Васюков В.Н., Новиков К.В. Теория электрической связи: Сборник задач и упражнений. – Новосибирск: Изд-во НГТУ, 2006. – с.
7. Дмитриев А.Л. Оптические системы передачи информации./Учебное пособие.-СПб: СПбГУИТМО, 2007.-96с.
8. Никитин Г.И. Применение функций Уолша в сотовых системах связи с кодовым разделением каналов.:Учебное пособие/ СПбГУАП.СПб, 2003.-86с.
9. Беллами Дж. Цифровая телефония: Пер. с англ. / Под ред. Ф.Н.Берлина, Ю.Н.Чернышева. – М.: Эко-Трендз, 2004. – 640с.

10. Окунев Ю.Б. Цифровая передача информации фазомодулированными сигналами. – М.: Радио и связь.- 1991.-296с.

в) Дополнительная литература:

1. Харкевич А.А.. Основы радиотехники. – М: Изд. Сов. Радио, 1962.
2. Котельников В.А. Теория потенциальной помехоустойчивости. – Госэнергоиздат, 1956. – 152с.
3. Возенкрафт Дж., Джекобс И. Теоретические основы техники связи. – М., Мир, 1969. –
4. Галлагер Р. Теория информации и надежная связь. - М., Мир, 1974. – 640с.
5. Glover I., Grant P. Digital communication. – Prentice Hall. 2000. – 734 pp.
6. Wilson S/D. Digital modulation & coding. - Prentice Hall. 1998. – 676 pp.
7. Stallings W. Data and computer communication. - Prentice Hall. 1997. – 808pp.
8. Прокис Дж. Цифровая связь. – М.: Радио и связь, 2000. – 800 с.
9. Вишневский В.М. и др., Широкополосные беспроводные сети передачи информации.- «Техносфера» : , 2005. -592с.
10. Радиорелейные и спутниковые системы передачи. Под ред. А.С. Немировского. – М: «Радио и связь» , 1986.
11. Питерсон У., Велдон Э. Коды, исправляющие ошибки. – М.: Мир, 1976. – 596с.
12. Иванов А.В. Волоконная оптика. – М.: «Сайрус Системс» 1999. – 658с.
13. Л.Я. Каньра. Спутниковая связь и вещание. – М.: Радио и связь, 1997.

г) Другие источники:

1. http://www.intuit.ru
2. http://www.javvin.com/telecomglossary
3. http://telecomencyclopedia.com
4. http://foldoc.org
5. http://window.edu.ru
6. http://www.dsp-book.narod.ru

6. Практический блок

6.1. Лабораторные работы проводятся:

- ✓ на учебных лабораторных стендах,

7. Методический блок

7.1.1. Методика преподавания

Во время каждого занятия преподаватель представляет материал по теме дня и вовлекает группу в обсуждение. Практичный характер курса предполагает активное вмешательство каждого студента в процессы представления и обсуждения темы. За преподавателем закреплена ответственность придерживаться тематики данного занятия и предоставлять необходимые фундаментальные знаний и концепций.
После завершения изучения каждой из программ будет проведена контрольная работа для закрепления навыков.