Межгосударственная организация высшего образования
«Российско-Армянский университет»

Утверждено
Директор Института
Агароняи А.К.
«19» июня 2026 г., протокол № 10
Утвержден Ученым Советом ИМФВТ

УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС ДИСЦИПЛИНЫ

Наименование дисциплины: Б1.В.ДВ.02.01 «Программные инструментальные сретдства автоматизированного проектирования ИС»

Автор **Казарян Артур Араикович**
Ф.И.О, ученое звание (при наличии), ученая степень (при наличии)

Направление подготовки: 11.04.04 «Электроника и наноэлектроника»

Наименование образовательной программы: «Микроэлектронные схемы и системы»

Согласовано:

Зав. Кафедрой Микроэлектронных схем и систем

Меликян В.Ш.



(подпись)

1. АННОТАЦИЯ

1.1. Краткое описание содержания данной дисциплины;

Целью дисциплины “Программные инструментальные средства автоматизированного проектирования интегральных схем” является изучение процесса автоматизированной разработки интегральных схем. В результате изучения дисциплины «Программные инструментальные средства автоматизированного проектирования интегральных схем» обучающийся должен:знать основы автоматизированного проектирования интегральных схем, уметь разрабатывать интегральные схемы при помощи ПО DesignCompiler и ICCompiler и TCL.

1.2. Трудоемкость в академических кредитах и часах, формы итогового контроля (экзамен/зачет); **(180ч., лек.32ч., пр.16ч., СР 78, экзамен 54ч., з.е.5)**

1.3. Взаимосвязь дисциплины с другими дисциплинами учебного плана специальности (направления)

Дисциплина «Программные инструментальные средства автоматизированного проектирования интегральных схем» тесно взаимосвязан с такими дисциплинами учебного плана, как «Математические методы автоматизированного проектирования интегральных схем», «Тестопригодное проектирование микроэлектронных средств», «Передовые методы проектирования интегральных схем».

1.4. Результаты освоения программы дисциплины:

Код компетенции *(в соответствии рабочим с учебным планом)*	**Наименование компетенции** *(в соответствии рабочим с учебным планом)*	**Код индикатора достижения компетенций** *(в соответствии рабочим с учебным планом)*	**Наименование индикатора достижений компетенций***(в соответствии рабочим с учебным планом)*
ПК-2	Способен разработать синтезпригодные описания уровня регистровых передач	ПК-2.1	Знает методы разработки технологических процессов и внедрения их в производство Умеет осваивать и внедрять

		ПК-2.2 ПК-2.3	технологические процессы и необходимые режимы производства на выпускаемую продукцию, оптимизировать параметры технологических операций; Владеет навыками разработки технологической документации; навыками проведения экспериментальных работ по освоению новых технологических процессов, новых видов оборудования и технологической оснастки.

2. УЧЕБНАЯ ПРОГРАММА

2.1. Цели и задачи дисциплины

2.2. Трудоемкость дисциплины и виды учебной работы (в академических часах и зачетных единицах) ***(удалить строки, которые не будут применены в рамках дисциплины)***

Виды учебной работы	**Всего, в акад. часах**	**Распределение по семестрам**					
		___ сем	**___ сем**	**___ сем**	**___ сем.**	**___ сем**	**____ сем.**
1	**2**	**3**	**4**	**5**	**6**	**7**	**8**
1. Общая трудоемкость изучения дисциплины по семестрам, в т. ч.:	**180/5кр**						
1.1. Аудиторные занятия, в т. ч.:							
1.1.1. Лекции	**32**						
1.1.2. Практические занятия, в т. ч.	**16**						
1.2. Самостоятельная работа, в т. ч.:	**78**						
Итоговый контроль (**Экзамен**, Зачет, диф. зачет - указать)	**54**						

2.3. Содержание дисциплины

2.3.1. Тематический план и трудоемкость аудиторных занятий (модули, разделы дисциплины и виды занятий) по рабочему учебному плану

Разделы и темы дисциплины	**Всего (ак. часов)**	**Лекции (ак. часов)**	**Практ. Занятия (ак. часов)**	**Семинары (ак. часов)**	**Лабор. (ак. часов)**

1	2=3+4+5+6+7	3	4	5	6
Раздел 1. Этап логической разработки интегральных схем	**22**	**14**	**8**		
Тема 1.1. Введение	**2**	**2**			
Тема 1.2. Начальные данные для DesignCompiler	**4**	**2**	**2**		
Тема 1.3. Оптимизация параметров площади и времени	**4**	**2**	**2**		
Тема 1.4. Использование языка в среде DesignCompiler	**5**	**4**	**1**		
Тема 1.5. Тестирование	**6**	**4**	**2**		
Раздел 2. Этап физической	**30**	**2**	**1**		
Тема 2.1. Введение	**2**	**2**			
Тема 2.2. Планировка модели	**4**	**4**			
Тема 2.3. Моделирование частотного сигнала	**4**	**2**	**2**		
Тема 2.4. Этап размещения	**4**	**2**	**2**		
Тема 2.5. Этап маршрутизации	**4**	**2**	**2**		
Тема 2.6. Оптимизация параметров мощности	**3**	**2**	**1**		
Тема 2.7. Завершение этапа проектирования	**6**	**4**	**2**		
Тема 2.6. Схемы и системы сертификации	**4**	**2**	**2**		
ИТОГО	**48**	**32**	**16**		

2.3.2. Краткое содержание разделов дисциплины в виде тематического плана

Раздел 1.Этап логической разработки интегральных схем

Тема 1.1. Введение

Процесс разработки интегральных схем. Проблемы решаемые в процессе проектирования.

Тема 1.2. Начальные данные для DesignCompiler

Ознакомление с начальным этапом проектирования. Ввод параметров. Создание файлов ограничений.

Тема 1.3.Оптимизация параметров площади и времени

Изучение ограничений, устанавливаемых на параметры времени и площади. Улучшение результатов моделирования.

Тема 1.4. Использование языка tclв среде DesignCompiler

Изучение основ языка сценариев tcl. Использование языка для автоматизации моделирования при помощи DesignCompler.

Тема 1.5. Тестирование интегральных схем

Изучение методов тестирования интегральных схем. Ознакомление с основными принципами расчета “управляемости” и “видимости” логических вентилей.

<u>Раздел 2.</u> Этап физической разработки интегральных схем

Тема 2.1. Введение (2 лекции)

Изучение вводных необходимых для физического моделирования в среде ICCompiler.

Тема 2.2. Планировка модели

Ознакомление с основными принципами этапов планирования физического моделирования.

Тема 2.3. Моделирование частотного сигнала

Принцип разработки дерева синхросигнала, необходимого для получения стабильного частотного сигнала.

Тема 2.4. Этап размещения

Методы размещения стандартных ячеек в интегральных схемах.

Тема 2.5. Этап маршрутизации

Соединение размещенных стандартных ячеек.

Тема 2.6. Оптимизация параметров мощности

Изучение методов, позволяющих уменьшить количество потребляемой энергии.

Тема 2.7. Завершение этапа проектирования

Этап физической и формальной верификации.

2.3.3. Материально-техническое обеспечение дисциплины

Компьютерная аудитория для проведения практических занятий по предмету “Программные инструментальные средства автоматизированного проектирования

интегральных схем” обеспечена персональными компьютерами с установленным на них необходимым пакетом программных инструментариев компании Synopsys. Необходимая учебно-методическая литература доступна в библиотеке учебного департамента.

2.4. Модульная структура дисциплины с распределением весов по формам контролей

Формы контролей	Вес формы (форм) текущего контроля в результирующей оценке текущего контроля (по модулям)		Вес формы промежуточного контроля в итоговой оценке промежуточного контроля		Вес итоговой оценки промежуточного контроля в результирующей оценке промежуточных контролей		Вес итоговой оценки промежуточного контроля в результирующей оценке промежуточных контролей (семестровой оценке)	Веса результирующей оценки промежуточных контролей и оценки итогового контроля в результирующей оценке итогового контроля
Вид учебной работы/контроля	**М1** [1]	**М2**	**М1**	**М2**	**М1**	**М2**		
Контрольная работа *(при наличии)*								
Устный опрос *(при наличии)*								
Тест *(при наличии)*								
Лабораторные работы *(при наличии)*								
Письменные домашние задания *(при наличии)*								
Реферат *(при наличии)*								
Эссе *(при наличии)*								
Проект *(при наличии)*								
Другие формы (при наличии)								
Веса результирующих оценок текущих контролей в итоговых оценках промежуточных контролей								
Веса оценок промежуточных контролей в итоговых оценках промежуточных контролей								
Вес итоговой оценки 1-го промежуточного контроля в результирующей оценке промежуточных контролей							1	

[1] Учебный Модуль

Вес итоговой оценки 2-го промежуточного контроля в результирующей оценке промежуточных контролей							1	
Вес результирующей оценки промежуточных контролей в результирующей оценке итогового контроля								1
Вес итогового контроля (Экзамен/зачет) в результирующей оценке итогового контроля								1
	∑ = 1	**∑ = 1**	**∑ = 1**	**∑ = 1**	**∑ = 1**	**∑ = 1**	**∑ = 1**	**∑ = 1**

3. **Теоретический блок** ***(указываются материалы, необходимые для освоения учебной программы дисциплины)***

3.1. Материалы по теоретической части курса

3.1.1. P. Scherz, S. Monk "Practical Electronics for Inventors", McGraw-Hill/TAB Electronics, 3 edition, 2013

3.1.2. R.J. Baker, H.W. Li, D.E. Boyce "CMOS. Circuit design, Layout and Simulation", Wiley-IEEE Press, 3 edition, 2010

3.1.3. J.M. Rabaey, A. Chandrakasan, B. Nikolic "Digital Integrated Circuits", Prentice Hall, 3 edition, 2008

3.1.4. Synopsys labarator works for DC, ICC tools, 2010

3.1.5. D.A. Hodges, H.G. Jakcson, R.S. David "Analysis and Design of Digital Integrated circuits", McGraw Hill, 2004

4. **Фонды оценочных средств** ***(указываются материалы, необходимые для проверки уровня знаний в соответствии с содержанием учебной программы дисциплины).***

4.1. Моделирование логических схем при помощи VCS.

4.2. Синтез интегральных схем при помощи DesignCompiler.

4.3. Установка ограничений на параметры времени и площади.

4.4. Подготовка данных для стадии физического проектирования интегральных схем.

4.5. Изучения размещения, маршрутизации интегральных схем при помощи ICCompiler.

5. **Методический блок**

5.1 Перечень экзаменационных вопросов

1. Этапы автоматизированного проектирования интегральных схем.

2. Описание этапа логической разработки интегральных схем.
3. Ограничения, устанавливаемые на параметры времени и площади.
4. Расчет параметров “управляемости” и “видимости” логических ячеек.
5. Описание этапа физической разработки интегральных схем.
6. Моделирование частотного сигнала.
7. Этап размещения стандартных ячеек.
8. Этап маршрутизации стандартных ячеек.
9. Оптимизация параметров мощности.