Межгосударственная организация высшего образования
«Российско-Армянский университет»

Утверждено
Директор Института
Агаронян А.К. _____
«19» июня 2026 г., протокол № 10
Утвержден Ученым Советом ИМФВТ

УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС ДИСЦИПЛИНЫ

Наименование дисциплины: Б1.В.06 «Встроенные системы»

Автор _*Сагателян Анна Карписовна к.т.н., доцент*_
Ф.И.О, ученое звание (при наличии), ученая степень (при наличии)

Направление подготовки: 11.04.04 «Электроника и наноэлектроника»

Наименование образовательной программы: «Микроэлектронные схемы и системы»

Согласовано:

Зав. Кафедрой Микроэлектронных схем и систем

Меликян В.Ш.



(подпись)

АННОТАЦИЯ

1.1. Краткое описание содержания данной дисциплины;

Изучение основных принципов и методов проектирования встроенных систем, а также особенностей поэтапного проектирования и тестирования встроенных систем. Изучение принципов работы и ресурсов современных FPGA и специализированных интегральных схем (ASIC).

1.2. Трудоемкость: 4кр., 144ч.-16ч. лек., 16ч. прак.зан., 72 СР, экзамен 40ч.

1.3. Взаимосвязь дисциплины с другими дисциплинами учебного плана специальности (направления)

Дисциплина «Встроенные системы» тесно взаимосвязан с такими дисциплинами учебного плана, как «Макетирование микроэлектронных средств», «Тестопригодное проектирование микроэлектронных средств».

1.4. езультаты освоения программы дисциплины:

Код компетенции *(в соответствии рабочим с учебным планом)*	**Наименование компетенции** *(в соответствии рабочим с учебным планом)*	**Код индикатора достижения компетенций** *(в соответствии рабочим с учебным планом)*	**Наименование индикатора достижений компетенций***(в соответствии рабочим с учебным планом)*
ПК-3	Способен синтезовать логические схемы в базисе выбранной технологической библиотеки на основе заданных временных и физических ограничений с использованием средств автоматизированного проектирования	ПК-3.1	Знает методы разработки по операционного маршрута изготовления наноэлектронных изделий в составе проектной группы
		ПК-3.2	Умеет разрабатывать и проводить экспериментальную проверку технологических процессных блоков (микро-маршруты), объединять их в общий маршрут изготовления наноэлектронных изделий
		ПК-3.3	Владеет навыками планирования, контроля монтажа и запуска нового оборудования

2. УЧЕБНАЯ ПРОГРАММА

2.1. Цели и задачи дисциплины

Изучение теоретических и практических основ проектирования встроенных систем электронных средств, а также принципов проектирования встроенных систем на основе программируемых логических вентильных матриц.

2.2. Трудоемкость дисциплины и виды учебной работы (в академических часах и зачетных единицах) ***(удалить строки, которые не будут применены в рамках дисциплины)***

Виды учебной работы	**Всего, в акад. часах**	**Распределение по семестрам**					
		___ сем	**___ сем**	**III сем**	**___ сем.**	**___ сем**	**____ сем.**
1	**2**	**3**	**4**	**5**	**6**	**7**	**8**
1. Общая трудоемкость изучения дисциплины по семестрам, в т. ч.:	**144/4 к.**						
1.1. Аудиторные занятия, в т. ч.:	**32**						
1.1.1. Лекции	**16**						
1.1.2. Практические занятия, в т. ч.	**16**						
1.2. Самостоятельная работа, в т. ч.:	**72**						
Итоговый контроль (Экзамен, Зачет, диф. зачет - указать)	**Экзамен 40**						

2.3. Содержание дисциплины

2.3.1. Тематический план и трудоемкость аудиторных занятий (модули, разделы дисциплины и виды занятий) по рабочему учебному плану

Разделы и темы дисциплины	**Всего (ак. часов)**	**Лекции (ак. часов)**	**Практ. Занятия (ак. часов)**	**Семинары (ак. часов)**	**Лабор. (ак. часов)**
1	**2=3+4+5+6 +7**	**3**	**4**	**5**	**6**
Введение Раздел 1. **Обзор и изучение встроенных систем**	**1**	**1**			
Тема 1.1. Встроенные системы в классификации современных вычислительных систем	**4**	**2**	**2**		
Тема 1.2. Общий обзор и классификация встроенных систем	**4**	**2**	**2**		

Тема 1.3. Встроенные системы как приложения крупномасштабных вычислительных систем	**4**	**2**	**2**		
Тема 1.4. Проектирование систем на кристалле	**4**	**2**	**2**		
Раздел 2.. Криптопроцессоры как встроенная система					
Тема2.1 Виды криптопроцессоров, криптоалгоритмов	**3**	**1**	**2**		
Тема2.2. Распределенные встроенные системы управления (networked embedded control systems	**3**	**1**	**2**		
Тема 2.3. Микроконтроллерные модули со средствами программирования	**5**	**3**	**2**		
Тема 2.4. Проектирование криптопроцессоров на FPGA.	**4**	**2**	**2**		
ИТОГО	**32**	**16**	**16**		

2.3.2. Краткое содержание разделов дисциплины в виде тематического плана

Раздел 1. Введение

Краткий исторический очерк учения о встроенных системах и их практическое использование.

Основные этапы развития использования встроенных систем.

Раздел 1. Обзор и изучение встроенных систем

Тема 1.1. Встроенные системы в классификации современных вычислительных систем.

Классификация вычислительных систем. Средства проектирования вычислительных систем и этапы развития встроенных систем. Организация встроенных информационно-аналитических

Тема 1.2. Общий обзор и классификация встроенных систем. Эволюция встроенных систем.

Сравнительный анализ этапов развития встроенных систем

Тема 1.3. Встроенные системы как приложения крупномасштабных вычислительных систем

Проектирование систем для потребностей очень специализированных и специфических приложений. Организация управляющих систем и комплексов с различной архитектурой

Тема 1.4. Проектирование систем на кристалле. Проектирование высокотехнологичных устройств от интегральных схем до мощных систем, которые используют эти кристаллы и эффективных телекоммуникационных систем соединяющие эти системы

Раздел 2. Криптопроцессоры как встроенная система.

Тема2.1. Виды криптопроцессоров, криптоалгоритмы. Симметричные и ассиметричные криптоалгоритмы. Генерация ключей для алгоритмов.

Тема2.2. Распределенные встроенные системы управления (networked embedded control systems). Встроенные системы с распределенной и общей памятью.

Тема2.3. Микроконтроллерные модули со средствами программирования

Применение микроконтроллерных модулей для программирования криптоалгоритмов. Встроенное программирование и операционные системы реального времени

Тема2.4. Проектирование криптопроцессоров на FPGA. Рассмотрение работы RSA алгоритма и программирование на FPGA. Схемотехническое проектирование.

2.3.3. Краткое содержание семинарских/практических занятий/лабораторного практикума

1. Описание на Verilog PROM памяти для хранения n простых чисел для построения криптоустройства по алгоритмам модулярной арифметики FPGA.

Составление Verilog описания для PROM памяти, составление констрейн файла для данного описания, генерация бит-файла и макетирование на FPGA с отображением выходных сигналов на LED-ах.

2. Разработка и описание на Verilog процесса первичной перестановки в алгоритмах блочной подстановки и тестирование на борде со встроенным FPGA.

Составление Verilog описания для блока первичной перестановки по криптоалгоритму DES, составление констрейн файла для данного описания, генерация бит-файла и макетирование на FPGA.

3. Описание BTB для аппаратной реализации блока предсказания при конвейерной обработке команд и макетирование на FPGA.

Составление Verilog описания для BTB буффера, составление констрейн файла для данного описания, генерация бит-файла и макетирование на FPGA.

4. Описание и аппаратная реализация наблюдательных протоколов когерентности кэш-памяти в многопроцессорных системах и макетирование на FPGA.

Составление Verilog описания для протпкола MESI, составление констрейн файла для данного описания, генерация бит-файла и макетирование на FPGA.

2.3.3. Материально-техническое обеспечение дисциплины

Аудитория обеспечена компьютерами, в которых инсталлирован программно-синтезирующий пакет ISEDesign фирмы Xilinx, оборудована FPGA бордами фирмы Xilinx, со встроенными FPGA семейства Spartan-6, и необходимой учебно-методической литературой

2.4. Модульная структура дисциплины с распределением весов по формам контролей

	Вес формы текущего контроля в результирующей оценке текущего контроля			Вес формы промежуточного контроля и результирующей оценки текущего контроля в итоговой оценке промежуточного контроля			Вес итоговых оценок промежуточных контролей в результирующей оценке промежуточного контроля	Вес оценки результирующей оценки промежуточных контролей и оценки итогового контроля в результирующей оценке итогового контроля
Вид учебной работы/контроля	**M1**	**M2**	**M3**	**M1**	**M2**	**M3**		
Контрольная работа			1			1		
Лабораторные работы								
Устный опрос								
Вес результирующей оценки текущего контроля в итоговых оценках промежуточных контролей								
Вес итоговой оценки 1-го промежуточного контроля в результирующей оценке промежуточных контролей								

Вес итоговой оценки 2-го промежуточного контроля в результирующей оценке промежуточных контролей								
Вес итоговой оценки 3-го промежуточного контроля в результирующей оценке промежуточных контролей т.д.							1	
Вес результирующей оценки промежуточных контролей в результирующей оценке итогового контроля								0.5
Экзамен(оценка итогового контроля)								0.5
			∑ = 1			∑ = 1	∑ = 1	∑ = 1

3. Теоретический блок ***(указываются материалы, необходимые для освоения учебной программы дисциплины)***

3.3. Материалы по теоретической части курса

3.1.1. Учебники

1.Организация подготовки специалистов по направлению «Встроенные вычислительные системы»

2.Патрик Гёлль, **Электронные устройства с программируемыми компонентами. 2003г. - 2003 Кб**

3. Бродин В. Б., Калинин А. В., **Системы на микроконтроллерах и БИС программируемой логики.** 2006г. - 5152 Кб

4.Стивен Барретти / Дэниэл Паки /Встраиваемые системы. Проектирование приложений на микроконтроллерах семейства 68HC12/HCS12 с применением языка С

3.1.2. Электронные материалы

1. http://openembedded.ru/2009/01/14/primenenie-vstroennyx-sistem/

2.https://www.google.ru/search?newwindow=1&biw=1280&bih=839&q=X&ved=0ahUKEwiL3NCwgNXQAhUmD5oKHQSrDJgQ1QIIbygC

3.2. Планы практических занятий

1.Описание кодопреобразователя двоичного кода на семисегментном индикаторе и макетирование на FPGA.

2.Описание сдвигающего BarrellShifter регистра и макетирование на FPGA.

3. Описание суммирующего/ вычитающего счетчика и макетирование на FPGA.

4. Описание автомата реализующего “бегущую строку” и макетирование на FPGA.

5.Описание автомата меняющего свои состояния в определенном порядке и макетирование на FPGA.

Материалы по оценке и контролю знаний

Вопросы и задания для самостоятельной работы студентов

Основные этапы развития использования встроенных систем.

Классификация вычислительных систем.

Средства проектирования вычислительных систем,

Этапы развития встроенных систем.

Применение микроконтроллерных модулей для программирования криптоалгоритмов.

4. Фонды оценочных средств ***(указываются материалы, необходимые для проверки уровня знаний в соответствии с содержанием учебной программы дисциплины).***

1. Перечень экзаменационных вопросов.
2. Сложные программируемые устройства.
3. FPGA. Классические FPGA. Обобщенная структура FPGA.
4. Этапы макетирования на FPGA.
5. Виды криптопроцессоров, криптоалгоритмы.
6. Симметричные и ассиметричные криптоалгоритмы.
7. Генерация ключей для алгоритмов.
8. Встроенные системы с распределенной и общей памятью.
9. Проектирование систем на кристалле.
10. Микроконтроллерные модули со средствами программирования.
11. Применение микроконтроллерных модулей для программирования криптоалгоритмов.
12. Применение микроконтроллерных модулей для реализации протоколов кеш-когерентности.

Образец экзаменационного билета

БИЛЕТ

1. Встроенные системы в классификации современных вычислительных систем
2. Распределенные встроенные системы управления (networked embedded control systems)

Задачи

1. Открытый текст и гамма-последовательность представлены в 16-ой системе:

Открытый текст: AC A8 E0 AE A2 A0 AD A8 A5 83 A0 AC:

Гамма: E1 AD A0 82 A5:

Вычислить закодированный текст. Какое количество элементов XOR необходимо использовать для схемы.

2. Пусть имеется SMP система с 4-мя процессорами. Эти процессоры время от времени обращаются к одному и тому же блоку данных (строке) оперативной памяти. Все процессоры имеют кэш-память. Используется протокол MESI. В исходном состоянии строка во всех кэшах помечена как недостоверная (I). Покажите, как будет изменяться состояние строки во всех кэшах при такой последовательности действий:

- Процессор P1 читает строку X. (начало операции).
- Процессор P2 считывает строку X.
- Процессор P4 считывает строку X.
- Процессор P1 записывает данные в строку X
- Процессор P 4 считывает строку X
- Процессор P3 записывает данные в строку X
- Процессор P 2 считывает строку X

3. Какой об'ем памяти необходим для разработки буфера предсказания переходов для 16-ти команд, если об'ем оперативной памяти 16Мбайт. Предсказание по 2-битному предиктору Смитта.

5. Методической блок Методический блок

Для освоения данной дисцилины студентам рекомендуется своевременное выполнение всех самостоятельных работ, подготовка к выполнению лабораторных работ и изучение литературы по специальности, представленной в пункте 3.