

**МИНИСТЕРСТВО НАУКИ И ОБРАЗОВАНИЯ РФ
МИНИСТЕРСТВО ОБРАЗОВАНИЯ, НАУКИ, КУЛЬТУРЫ И СПОРТА РА
ГОУ ВПО РОССИЙСКО-АРМЯНСКИЙ (СЛАВЯНСКИЙ)
УНИВЕРСИТЕТ**

Институт математики, физики и высоких технологий

ВОПРОСЫ

вступительного экзамена в магистратуру

по направлению 11.04.04 «Электроника и наноэлектроника»

(Магистерская программа – **Микроэлектронные схемы и системы**)

ЕРЕВАН 2026 г.

1. Проектирование цифровых интегральных схем

1. Структура MOS-транзистора n-типа и p-типа. Описание работы.
2. Структура инвертора на MOS- транзисторах. Описание работы.
3. Структура мультиплексора (на основе TG). Описание работы.
4. Структура элемента NAND и AND на MOS-транзисторах. Описание работы.
5. Структура элемента NOR и OR на MOS-транзисторах. Описание работы.
6. Структура элемента XOR и XNOR на MOS-транзисторах. Описание работы.
7. Реализация DFF управляемой положительным уровнем CLK на MOS-транзисторах (на основе TG-Master & Slave structure). Описание работы.
8. Реализация DFF управляемой отрицательным уровнем CLK на MOS-транзисторах (на основе TG-Master & Slave structure). Описание работы.
9. Реализация защелки, управляемой положительным уровнем CLK, на MOS-транзисторах (на основе TG). Описание работы.
10. Реализация защелки, управляемой отрицательным уровнем CLK, на MOS-транзисторах (на основе TG). Описание работы.

Список литературы

1. Վ.Մ. Սոփոխյան “Թվային համակարգերի տրամաբանական նախագծում”
Երևան: Ճարտարագետ, 2014. 1-468 էջ
2. J. Wakerly. “Digital Design. Fourth Edition”, New Jersey, 2006.
3. R. Jacob Baker. “CMOS circuit design layout and simulation”
4. Е.П. Угрюмов “Цифровая схемотехника” Учебное пособие для вузов. 3-е издание,
Питер – Пресс, 2010. 782 с.
5. Behzad Razavi. “Fundamentals of Microelectronics” 2nd Edition , 2013

2. Конструирование электронных средств на базе программируемых БИС

1. Классификация интегральных схем.
2. Программируемые логические устройства.
3. Типы программирования логических устройств, типы программируемых элементов.
4. Реализация функций и автоматов средствами PLA, PAL и PROM.
5. Реализация Булевых функций на основе LUT и мультиплексоров.
6. Реализация функций и автоматов на FPGA.
7. Логические блоки современных FPGA.
8. FPGA семейств Virtex-6 и Virtex-7.

Список литературы

1. R.P. Deschamps, G.J. Antoine Bioul, G.D. Sutter. Synthesis of Arithmetic circuits – FPGA, ASIC and embedded systems, 1997
2. Steve Kilts, Advanced FPGA Design Architecture, Implementation, and Optimization, 2007

3. Проектирование аналоговых интегральных схем

1. Пассивные RC-цепочки, фильтры на них, амплитудно-частотные характеристики.
2. Схемы выпрямителя и ограничителя на диодах.
3. Источники напряжения и тока, внутреннее сопротивление. Входное и выходное сопротивление четырехполюсника.
4. Режимы работы биполярного и MOS-транзисторов.
5. 3 схемы усилителей на биполярных и MOS-транзисторах.
6. Варианты MOS усилителей с различными нагрузочными элементами, каскодный усилитель.
7. 2 принципа аналоговой схемотехники. Дифференциальная и синфазная составляющие сигналов.
8. Дифференциальный усилитель, принцип действия, варианты.
9. Источник стабильного тока, схемы зеркала тока на биполярных и MOS-транзисторах.
10. Операционный усилитель, структуры, классификация, основные параметры, идеальный ОУ.
11. Схемы инвертирующего и неинвертирующего усилителей и повторителей на ОУ.
12. Схемы инвертирующего и неинвертирующего сумматоров и вычитателя на ОУ.
13. Фильтры на операционных усилителях.

Список литературы

1. В.Н. Павлов. Схемотехника аналоговых электронных устройств: Учебн. пособие для вузов/ Академия, 2008.
2. Хоровиц П., Хилл У. Искусство схемотехники в 3-х томах. Мир. 1993
3. В. Razavi, Design of Analog CMOS Integrated Circuits, 2003

4. Языки проектирования аппаратных средств

1. Структура модуля на Verilog. Синтаксис декларации модуля. Порты ввода-вывода. Типы данных. Стили описания.
2. Процедурные операторы initial и always. Оператор assign.
3. Операторы присваивания. Условные операторы. Оператор case. Циклы на Verilog.
4. Рекомендации для составления RTL-описания.
5. Описание комбинационных схем на Verilog. Описание мультиплексора, декодера, шифратора на Verilog.
6. Описание автоматов Мура и Мили на Verilog.

Список литературы

1. А.К. Туманян “Основы цифрового проектирования с использованием языка Verilog” Ереван, 2012
2. S. Brown, Z.Vranesic, Digital Logic with Verilog Design, McGraw-Hill Higher Education, 2nd edition, 2009

5. Синтез и оптимизация электронных средств

1. Маршрут проектирования цифровых ИС Digital design flow.
2. Статический временной анализ (Setuptime, Holdtime).
3. Технологический файл.
4. Этапы физического проектирования интегральных схем.
5. Входные файлы логического синтеза.
6. Временные ограничения.
7. Физическая проверка (DRC, LVS).
8. Синтез синхросигнала (Clock tree synthesis).
9. Статический временной анализ (Skew, Slew).

Список литературы

1. Design Compiler, User Guide, Synopsys, 2010
2. IC Compiler, User Guide, Synopsys, 2010

6. Логическое проектирование электронных средств

1. Понятие булевых функций. Способы задания булевых функций. Минимизация булевых функций.
2. Базовые логические элементы: мультиплексоры, дешифраторы, шифраторы, компараторы.
3. Представление двоичных чисел. Представление отрицательных чисел. Целые числа и числа с плавающей запятой. Стандарт IEEE 754-2008.
4. Двоичные сумматоры. Последовательные и параллельные двоичные сумматоры. Ускорение распространения сигнала переноса.
5. Понятие конечного автомата. Модели автоматов (Мили и Мура). Способы представления конечных автоматов. Минимизация числа состояний конечных автоматов.
6. Структуры конечных автоматов Мили и Мура. Типы триггеров. Описание на Verilog D-latch и D-flip-flop.
7. Понятие операционного устройства. Проектирование операционных устройств.
8. Выполнение операции умножения целых чисел.
9. Деление целых чисел.
10. Выполнение операций над числами с плавающей запятой.

Список литературы

1. А.К. Туманян “Основы цифрового проектирования с использованием языка Verilog” Ереван, 2012
2. Jr. Charles, H. Roth and Larry L Kinney. Fundamentals of Logic Design. 2014
3. M. Rabaey, A. Chandrakasan, B. Nikolic, Digital Integrated Circuits, Prentice Hall, 2nd edition, 2003

7. Микропроцессорные системы

1. Архитектура 8-битного микроконтроллера AVR от Atmel. Описание модулей в микроконтроллере.
2. Типы памяти 8-битного микроконтроллера семейства AVR, их предназначения.
3. Принцип работы прерываний 8-битного AVR микроконтроллера.
4. 8/16 разрядные таймеры/счетчики 8-битного AVR микроконтроллера фирмы Atmel.
5. Схемы портов ввода/вывода 8-битного микроконтроллера семейства AVR.

Список литературы

1. Гребнев В.В., Микроконтроллеры семейства AVR фирмы Atmel, 2002
2. Гуров В.В., Архитектура микропроцессоров, 2016

УС ИМФВТ № 05 от 17.02.2026г.

**Директор ИМФВТ
института, РАУ**



А.К.Агаронян