

ՌԴ ԳԻՏՈՒԹՅԱՆ ԵՎ ԿՐԹՈՒԹՅԱՆ ՆԱԽԱՐԱՐՈՒԹՅՈՒՆ  
ՀՀ ԿՐԹՈՒԹՅԱՆ, ԳԻՏՈՒԹՅԱՆ, ՄՇԱԿՈՒՅԹԻ ԵՎ ՍՊՈՐՏԻ  
ՆԱԽԱՐԱՐՈՒԹՅՈՒՆ

ԲԿՄ ՊՈՒՀ ՌՈՒՍ-ՀԱՅԿԱԿԱՆ (ՍԼԱՎՈՆԱԿԱՆ) ՀԱՄԱԼՍԱՐԱՆ

Մաթեմատիկայի, ֆիզիկայի և բարձր տեխնոլոգիաների ինստիտուտ

071401.00.6 էլեկտրոնիկա

071401.03.6 Միկրոէլեկտրոնային սխեմաներ և համակարգեր  
մագնիստրոսական ծրագրի ընդունելության քննության

ՀԱՐՑԵՐ

Երևան 2026թ.

## 1. Թ-վային ինտեգրալ սխեմաների նախագծում

1. n-տիպի և p-տիպի MOS-տրանզիստորի կառուցվածքը: Աշխատանքի նկարագրություն:
2. MOS-տրանզիստորների վրա հիմնված ինվերտորի կառուցվածքը: Աշխատանքի նկարագրություն:
3. Մուլտիպլեքսորի կառուցվածքը (TG-ի հիման վրա): Աշխատանքի նկարագրություն:
4. NAND և AND տրամաբանական տարրերի կառուցվածքը MOS-տրանզիստորների վրա: Աշխատանքի նկարագրություն:
5. NOR և OR տրամաբանական տարրերի կառուցվածքը MOS-տրանզիստորների վրա: Աշխատանքի նկարագրություն:
6. XOR և XNOR տրամաբանական տարրերի կառուցվածքը MOS-տրանզիստորների վրա: Աշխատանքի նկարագրություն:
7. CLK-ի դրական ճակատով կառավարվող D-տրիգերի (posedge DFF) իրականացում MOS-տրանզիստորների վրա (TG Master & Slave կառուցվածքի հիման վրա): Աշխատանքի նկարագրություն:
8. CLK-ի բացասական ճակատով կառավարվող D-տրիգերի (negedge DFF) իրականացում MOS-տրանզիստորների վրա (TG Master & Slave կառուցվածքի հիման վրա): Աշխատանքի նկարագրություն:
9. CLK-ի դրական մակարդակով կառավարվող տրիգերի (D-latch) իրականացում MOS-տրանզիստորների վրա (TG-ի հիման վրա): Աշխատանքի նկարագրություն:
10. CLK-ի բացասական մակարդակով կառավարվող տրիգերի (D-latch) իրականացում MOS-տրանզիստորների վրա (TG-ի հիման վրա): Աշխատանքի նկարագրություն:

### Գրականության ցանկ

1. Վ.Մ. Մովսիսյան «Թ-վային համակարգերի տրամաբանական նախագծում» Երևան: Ճարտարագետ, 2014.1-468 էջ
2. J. Wakerly, «Թ-վային նախագծում», չորրորդ հրատարակություն, Նյու Ջերսի, 2006 թ.
3. R. Jacob Baker, «CMOS սխեմաների նախագծում, տեղաբաշխում և մոդելավորում»:
4. Ե.Պ. Ուզրյունով, *Թ-վային սխեմատեխնիկա*: Ուսումնական ձեռնարկ բուհերի համար: 3-րդ հրատարակություն, Պիտեր-Պրես, 2010 թ., 782 էջ:
5. Behzad Razavi, *Fundamentals of Microelectronics*, 2-րդ հրատարակություն, 2013 թ.

## 2. Ծրագրավորվող գերմեծ ինտեգրալ սխեմաների վրա հիմնված էլեկտրոնային միջոցների նախագծում

1. Ինտեգրալ սխեմաների դասակարգում:
2. Ծրագրավորվող տրամաբանական սարքեր:
3. Տրամաբանական սարքերի ծրագրավորման տեսակներ, ծրագրավորվող տարրերի տեսակներ:

4. Ֆունկցիաների և ավտոմատների իրականացում PLA, PAL և PROM միջոցներով:
5. Բուլյան ֆունկցիաների իրականացում LUT-երի և մուլտիպլեքսորների հիման վրա:
6. Ֆունկցիաների և ավտոմատների իրականացում FPGA-ի վրա:
7. Ժամանակակից FPGA-ների տրամաբանական բլոկներ:
8. Virtex-6 և Virtex-7 ընտանիքների FPGA-ներ:

Գրականության ցանկ

1. R.P. Deschamps, G.J. Antoine Bioul, G.D. Sutter, «Թվաբանական սխեմաների սինթեզ — FPGA, ASIC և ներկառուցված համակարգեր», 1997 թ.
2. Steve Kilts, «FPGA-ի առաջադեմ նախագծում. ճարտարապետություն, իրականացում և օպտիմալացում», 2007 թ.

**3. Անալոգային ինտեգրալ սխեմաների նախագծում**

1. Պասիվ RC-շղթաներ, դրանց վրա հիմնված ֆիլտրեր, ամպլիտուդա-հաճախականային բնութագրեր:
2. Դիոդների վրա հիմնված ուղղիչի և սահմանափակիչի սխեմաներ:
3. Լարման և հոսանքի աղբյուրներ, ներքին դիմադրություն: Քառաբևեռի մուտքային և ելքային դիմադրություն:
4. Բիպոլյար և MOS-տրանզիստորների աշխատանքի ռեժիմներ:
5. Բիպոլյար և MOS-տրանզիստորների վրա հիմնված ուժեղարարների 3 սխեմա:
6. MOS ուժեղարարների տարբերակներ տարբեր բեռնվածքային տարրերով, կասկոդային ուժեղարար:
7. Անալոգային սխեմատեխնիկայի 2 սկզբունք: Ազդանշանների դիֆերենցիալ և համաֆազ բաղադրիչներ:
8. Դիֆերենցիալ ուժեղարար, աշխատանքի սկզբունք, տարբերակներ:
9. Կայուն հոսանքի աղբյուր, հոսանքի հայելու սխեմաներ բիպոլյար և MOS-տրանզիստորների վրա:
10. Օպերացիոն ուժեղարար (ՕՈւ), կառուցվածքներ, դասակարգում, հիմնական պարամետրեր, իդեալական ՕՈւ:
11. Ինվերսող և ոչ ինվերսող ուժեղարարների և կրկնիչների սխեմաներ ՕՈւ-ի վրա:
12. Ինվերսող և ոչ ինվերսող գումարիչների և հանիչի սխեմաներ ՕՈւ-ի վրա:
13. Ֆիլտրեր հիմնված օպերացիոն ուժեղարարների վրա:

Գրականության ցանկ

1. Վ.Ն. Պավլով, «Անալոգային էլեկտրոնային սարքերի սխեմատեխնիկա», Ուսումնական ձեռնարկ բուհերի համար, Ակադեմիա, 2008 թ.
2. Փ. Խորովից, Ու. Հիլ, «Սխեմատեխնիկայի արվեստը», 3 հատոր, Միլ, 1993 թ.
3. B. Razavi, «Անալոգային CMOS ինտեգրալ սխեմաների նախագծում», 2003 թ.

#### 4. Սարքաշարային նախագծման լեզուներ

1. Verilog-ում մոդուլի կառուցվածքը: Մոդուլի հայտարարագրման շարահյուսություն: Մուտք-ելք պորտեր/հանգույցներ: Տվյալների տիպեր: Նկարագրման ոճեր:
2. initial և always պրոցեդուրային օպերատորներ: assign օպերատոր:
3. Վերագրումների օպերատորներ: Պայմանական օպերատորներ: case օպերատոր: Ցիկլեր Verilog-ում:
4. RTL-նկարագրության կազմման խորհուրդներ:
5. Կոմպիլացիոն սխեմաների նկարագրություն Verilog-ում: Մուլտիպլեքսորի, դեկոդերի, շիֆրատորի նկարագրություն Verilog-ում:
6. Մուրի և Միլի ավտոմատների նկարագրություն Verilog-ում:

Գրականության ցանկ

1. **Էլեկտրոնային միջոցներ • Ա.Կ. Թումանյան, «Թ-վային նախագծման հիմունքներ՝ Verilog լեզվի օգտագործմամբ», Երևան, 2012 թ.**
2. S. Brown, Z. Vranesic, **«Թ-վային տրամաբանություն Verilog նախագծման հետ», McGraw-Hill Higher Education, 2-րդ հրատարակություն, 2009 թ.**

#### 5. Էլեկտրոնային միջոցների սինթեզ և օպտիմալացում

1. Թ-վային ինտեգրալ սխեմաների նախագծման երթուղի (Digital Design Flow):
2. Ստատիկ ժամանակային վերլուծություն (Setup time, Hold time):
3. Տեխնոլոգիական ֆայլ:
4. Ինտեգրալ սխեմաների ֆիզիկական նախագծման փուլեր:
5. Տրամաբանական սինթեզի մուտքային ֆայլեր:
6. Ժամանակային սահմանափակումներ:
7. Ֆիզիկական ստուգում (DRC, LVS):
8. Սինխրոնազդանշանի ծառի սինթեզ (Clock Tree Synthesis):
9. Ստատիկ ժամանակային վերլուծություն (Skew, Slew):

Գրականության ցանկ

1. **Design Compiler**, Օգտագործողի ուղեցույց, Synopsys, 2010 թ.
2. **IC Compiler**, Օգտագործողի ուղեցույց, Synopsys, 2010 թ.

#### 6. Էլեկտրոնային միջոցների տրամաբանական նախագծում

1. Բուլյան ֆունկցիաներ: Բուլյան ֆունկցիաների ներկայացման եղանակներ: Բուլյան ֆունկցիաների մինիմալացում:
2. Հիմնական տրամաբանական տարրեր՝ մուլտիպլեքսորներ, դեշիֆրատորներ (դեկոդերներ), շիֆրատորներ, համեմատիչներ:

3. Երկուական թվերի ներկայացում: Բացասական թվերի ներկայացում: Ամբողջ թվեր և լողացող կետով թվեր: IEEE 754-2008 ստանդարտ:
4. Երկուական գումարիչներ: Հերթական և գուգահեռ երկուական գումարիչներ: Փոխանցման (carry) ազդանշանի տարածման արագացում:
5. Վերջավոր ավտոմատի հասկացություն: Ավտոմատների մոդելներ (Միլի և Մուրա): Վերջավոր ավտոմատների ներկայացման եղանակներ: Վերջավոր ավտոմատների վիճակների թվի մինիմալացում:
6. Միլի և Մուր վերջավոր ավտոմատների կառուցվածքներ: Տրիգերների տեսակներ: D-latch և D-flip-flop-ի նկարագրություն Verilog լեզվով:
7. Օպերացիոն սարքի հասկացություն: Օպերացիոն սարքերի նախագծում:
8. Ամբողջ թվերի բազմապատկման իրականացում:
9. Ամբողջ թվերի բաժանում:
10. Լողացող կետով թվերի վրա գործողությունների իրականացում:

Գրականության ցանկ

1. Ա.Կ. Թումանյան, «Թ-վային նախագծման հիմունքներ՝ Verilog լեզվի օգտագործմամբ», Երևան, 2012 թ.
2. Jr. Charles, H. Roth և Larry L. Kinney, «Թ-վային տրամաբանության հիմունքներ», 2014 թ.
3. M. Rabaey, A. Chandrakasan, B. Nikolic, «Թ-վային ինտեգրալ սխեմաներ», Prentice Hall, 2-րդ հրատարակություն, 2003 թ.

## 7. Միկրոպրոցեսորային համակարգեր

1. Atmel ընկերության 8-բիթանոց AVR միկրոկոնտրոլլերի նարտարապետություն: Միկրոկոնտրոլլերի մոդուլների նկարագրություն:
2. AVR ընտանիքի 8-բիթանոց միկրոկոնտրոլլերի հիշողության տեսակները և դրանց նշանակությունը:
3. 8-բիթանոց AVR միկրոկոնտրոլլերի ընդհատումների աշխատանքի սկզբունքը:
4. Atmel ընկերության 8-բիթանոց AVR միկրոկոնտրոլլերի 8/16-բիթանոց թայմերներ/հաշվիչներ:
5. AVR ընտանիքի 8-բիթանոց միկրոկոնտրոլլերի մուտք/ելք պորտերի սխեմաներ:

## Գրականության ցանկ

1. Գրեբնև Վ.Վ., *Atmel ընկերության AVR ընտանիքի միկրոկոնտրոլլերներ*, 2002 թ.
2. Գուրով Վ.Վ., *Միկրոպրոցեսորների նարտարապետություն*, 2016 թ.
- 3.

ՄՖԲՏԻ ԳԽ № 05 առ 17.02.2026թ.

ՄՖԲՏԻ տնօրեն



Ա.Կ. Ահարոնյան